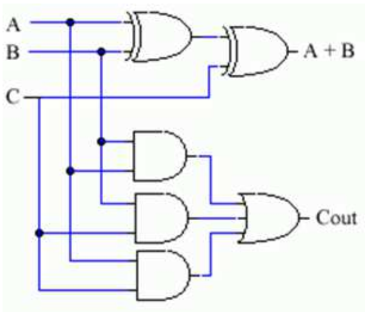
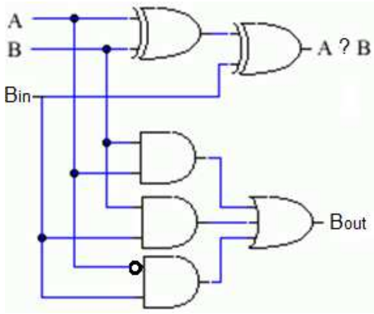
Teórico-prática n.º 8
Circuitos combinatórios e circuitos sequenciais.

Circuitos Combinatórios de Média Dimensão

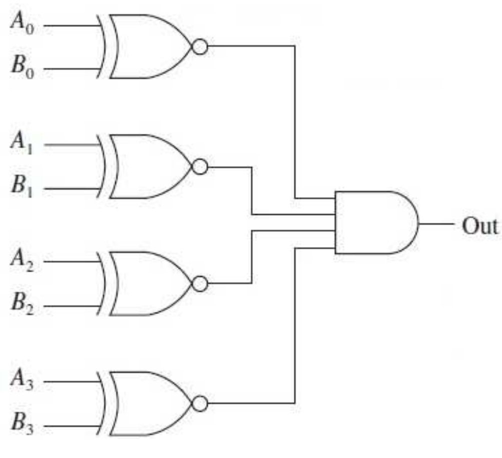
1. i) Mostre que o circuito da esquerda realiza a operação adição de dois números binários A e B, e represente a tabela de verdade do circuito. C e Cout representam o transporte (Carry) de entrada e de saída, respetivamente. ii) Qual será a operação realizada pelo circuito da direita?





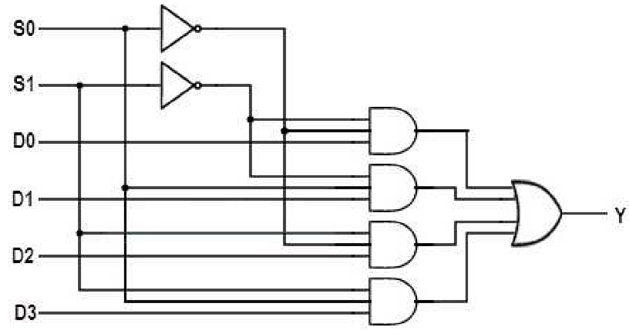
2. As portas XOR (Ou-Exclusivo) e XNOR (Não-Ou-Exclusivo) são portas comparadoras. Projete um comprador de dois bits cuja saída seja 1 sempre que as entradas sejam iguais entre si. Apresente a tabela de verdade e a respetiva função booleana.

3. Considere o circuito abaixo. a) Determine a saída do circuito para as seguintes combinações de entradas $A_3A_2A_1A_0$ e $B_3B_2B_1B_0$: i) 1011 e 1011; ii) 0110 e 0111. b) Qual a função das portas X-NOR (Não-Ou-Exclusivo)?

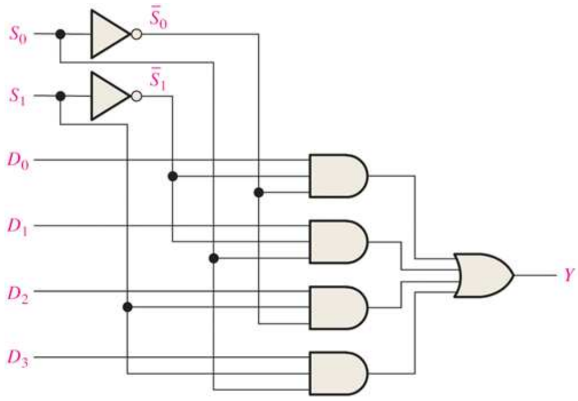


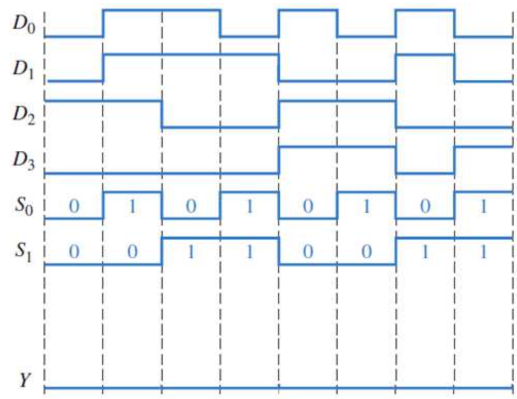
4. Projete um circuito capaz de detetar a desigualdade de dois números de 2 bits. Apresente a tabela de verdade e a correspondente função booleana.

5. O circuito abaixo representa um multiplexador de 4 entradas e uma saída (4 linhas – D0 a D4 para 1 linha - Y), com dois sinais de controlo S0 e S1. Determine a tabela de verdade e a correspondente expressão booleana.

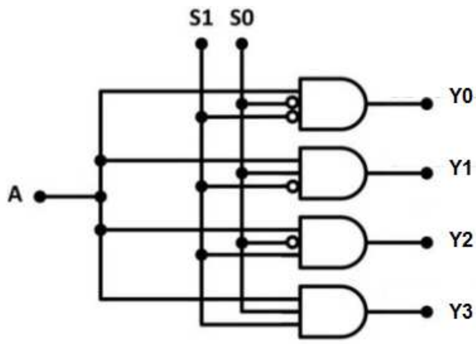


6. Considere o diagrama lógico da figura. i) Indique a função realizada pelo circuito; ii) Determine a forma de onda da saída Y em resposta às formas de onda do diagrama temporal.





7. O circuito abaixo representa um desmultiplexador de 1 entrada e 4 saídas (1 linha – A – para 4 linhas – Y0 a Y3), com dois sinais de controlo S0 e S1. Determine a tabela de verdade e a correspondente expressão booleana.



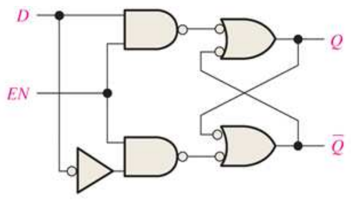
8. Projete um descodificador de 1 linha para 4 linhas cuja saída é habilitada por uma variável ativa no estado alto.

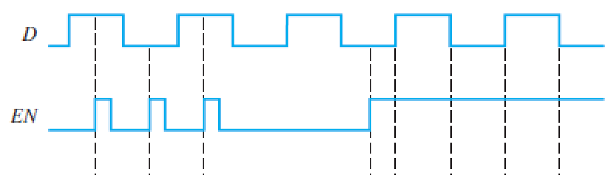
9. Mostre, para o caso de três variáveis, que portas NAND podem ser interligadas para formarem o equivalente a uma porta OU.

10. Pretende-se implementar um detetor de números primos para valores de entrada entre 0 e 15. Construa a tabela de verdade da função pretendida, deduza a expressão algébrica simplificada e apresente o diagrama lógico do circuito.

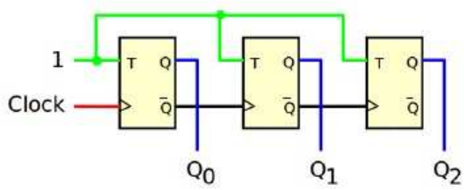
Circuitos Sequenciais

11. Considere o circuito abaixo.
    i) Diga se se trata de um circuito combinatório ou de um circuito sequencial. Justifique.
    ii) Determine a tabela de verdade do circuito.
    iii) Calcule as saídas Q e não-Q do circuito se à entrada se aplicarem os sinais da figura da direita.

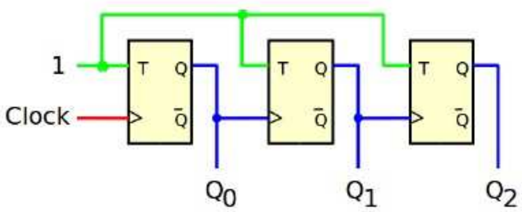




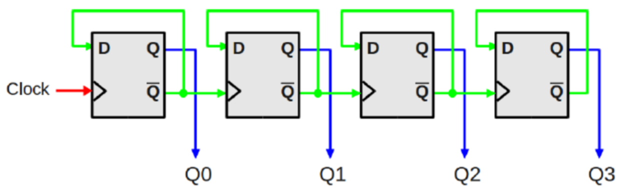
12. Um contador binário é um registo que, por aplicação sucessiva de impulsos de relógio, segue uma sequência de estados correspondente à numeração binária. Os contadores contam de 1 em 1, de forma crescente ou decrescente. O circuito contador abaixo usa flip-flops tipo T, sensíveis à transição de subida. Explique o funcionamento do contador. Indique o módulo do contador e represente o digrama temporal do contador em resposta ao sinal de relógio aplicado.



13. Indique o módulo do contador da figura abaixo. Explique o funcionamento do contador, e represente o digrama temporal do contador em resposta ao sinal de relógio aplicado.

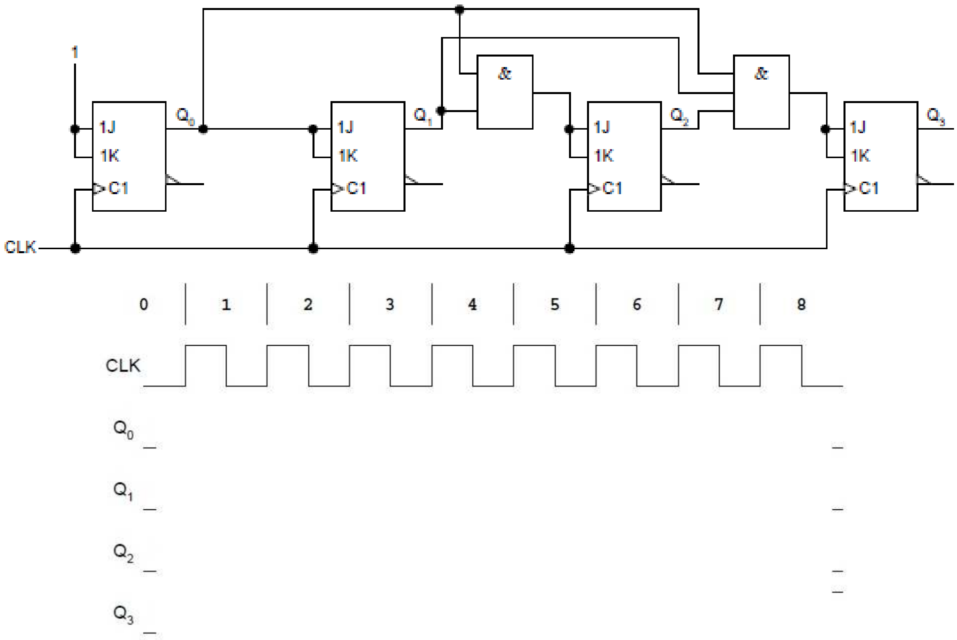


14. O contador abaixo é um contador assíncrono implementado com Flip-flops Tipo D. Explique o funcionamento do contador. Indique o módulo do contador, se é um contador crescente ou decrescente e represente o diagrama temporal do contador.

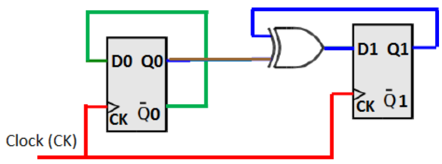


15. Um contador binário é um registo que, por aplicação sucessiva de impulsos de relógio, segue uma sequência de estados correspondente à numeração binária. Utilizando flip-flops (FFs)

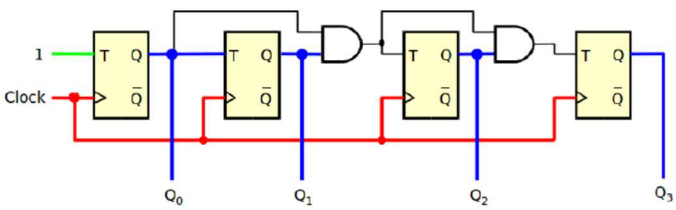
Toggle (p. ex. JK com J = K), o projeto do circuito aproveita o facto de, na contagem binária, o Q_0 estar sempre a variar, o Q_1 variar quando Q_0 = 1, o Q_2 variar quando $Q_0 = Q_1$ = 1, etc. Determine os Q_{is} para o circuito abaixo e identifique a função realizada por este circuito.



16. Explique o funcionamento do contador representado na figura seguinte, construído com básculas do tipo D disparadas pelo flanco descendente do sinal de relógio CK, e apresente no correspondente diagrama temporal a evolução dos valores de Q0, D0, Q1, e D1, partindo do estado Q1Q0=10 e até voltar novamente ao estado Q1Q0=10.



17. O circuito abaixo corresponde a um contador síncrono (o sinal de relógio é ligado diretamente a todos os flip-flops). Usa flip-flops Tipo T, sensíveis à transição de subida. Indique, o módulo do contador, se é um contador crescente ou decrescente, e represente o diagrama temporal do contador.



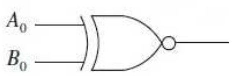
18. Indique a opção correta: Para a maioria dos trabalhos digitais, um osciloscópio deve ser usado no modo/acoplamento: a) AC; b) DC; GND/Terra; d) Nenhuma das anteriores.

Soluções

(Soluções/Resoluções resumidas)

As soluções/resoluções apresentadas incluem, na maior parte dos casos, apenas algumas das componentes da resposta, e devem ser consideradas essencialmente como ajudas para obter a resposta completa.

Ex. 2: Circuito comprador de dois bits – verificar a tabela de verdade.



Ex. 3: Trata-se de um circuito comprador binário de 4 bits. Out=1 se A_i=B_i; cada porta XNOR verifica a igualdade A_i=B_i.

Ex. 4: ver 3.

Ex. 5: ver teórica

$$\mathbf{Y = D0\,\overline{S1}\,\overline{S0} + D1\,\overline{S1}\,S0 + D2\,S1\,\overline{S0} + D3\,S1\,S0}$$

Ex. 6: ver teórica

Ex. 7:

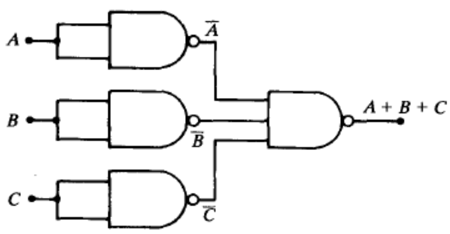
Ex. 8:

Ex. 9: A função lógica desejada é

$$X = A + B + C$$

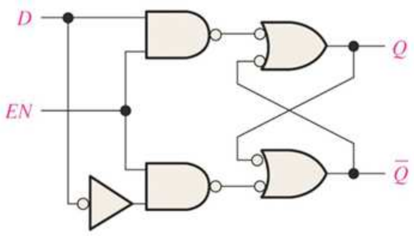
Negando esta expressão obtém-se $X = \overline{\overline{A + B + C}} = \overline{\bar{A} \cdot \bar{B} \cdot \bar{C}}$

Tendo presente que $\overline{A \cdot A} = \bar{A}$ (o mesmo para B e para C), o circuito lógico correspondente toma a forma:

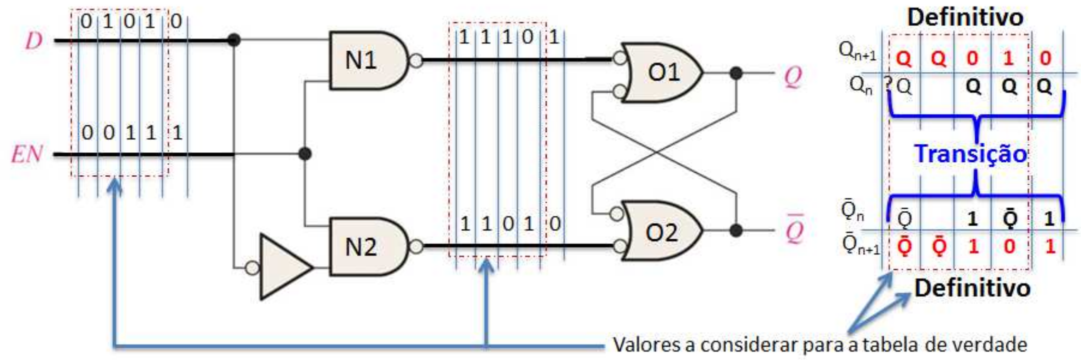


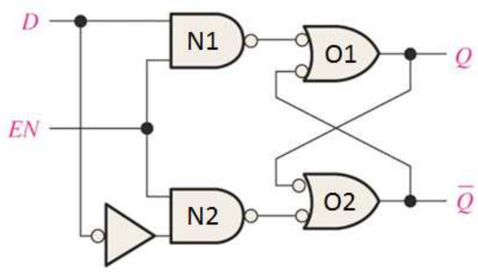
Ex. 10: ver teórica.

Ex. 11: Trinco/Latch D controlado / Gated D Latch.



Para um dado par de valores da entradas (00, 01, 10, 11, 10, etc.) vemos que valores obteríamos "imediatamente" na saída ("transição", na tabela). Sempre que não sabemos/conhecemos inequivocamente os valores lógicos das saídas (0 ou 1), representamos os valores nas saídas Q e Q̄, respectivamente para as saídas de O1 e de O2. Com os valores de transição vamos verificar quais seriam as saídas: usamos os valores de transição para Q e Q̄ valores para verificarmos quais são então as saídas "definitivas".

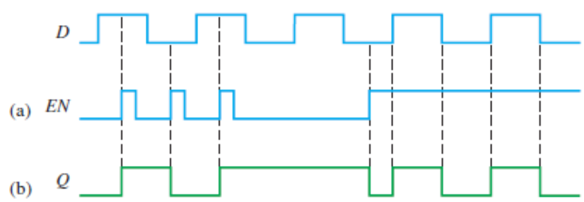




D	D̄	EN	N1	N2	O1	O2	
0	1	0	1	1	Q	Q̄	M
0	1	1	1	0	0	1	
1	0	0	1	1	Q	Q̄	M
1	0	1	0	1	1	0	*
1	0	1	0	1		Q̄	**
1	0	1	0	1	1	0	

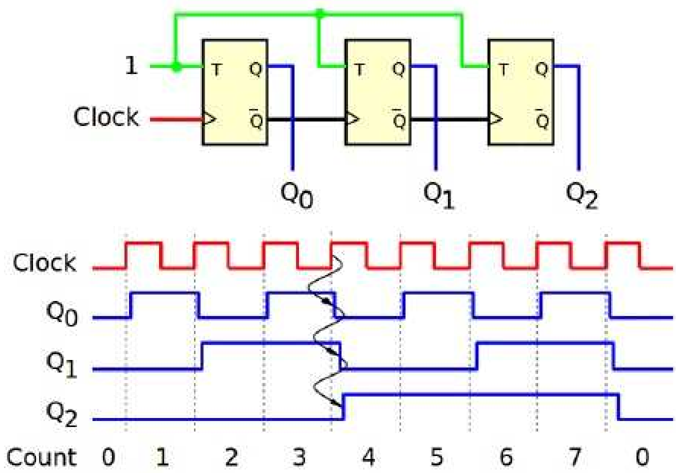
* Se começarmos a análise pela porta O1 obtemos logo Q=1

** Se iniciarmos a análise pela porta 02 obtemos que a saída de O2 será Q̄ (mas ainda nãos sabemos se é 0 ou 1). Por isso vamos ver qual é a saída de O1, tendo em conta que O2 é Q̄. Como 0 negado + Q̄ negado é sempre 1, a saída de O1 está inequivocamente em ALTO (1).



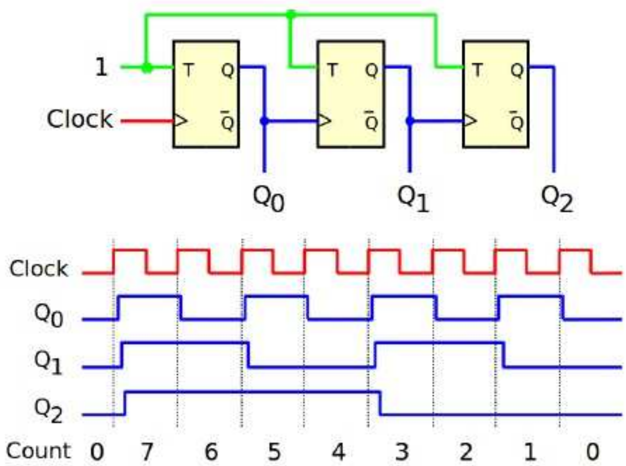
ver também slides das teóricas:
https://webpages.ciencias.ulisboa.pt/~jmfigueiredo/CESD/PPT_CESDig_19_20_SD_06-12-2019_181_v2.pdf, pag. 198
ou
http://webpages.ciencias.ulisboa.pt/~jmfigueiredo/aulas/09.0_SD_T_CESDig_2018_2019.pdf, s203

Ex. 12:



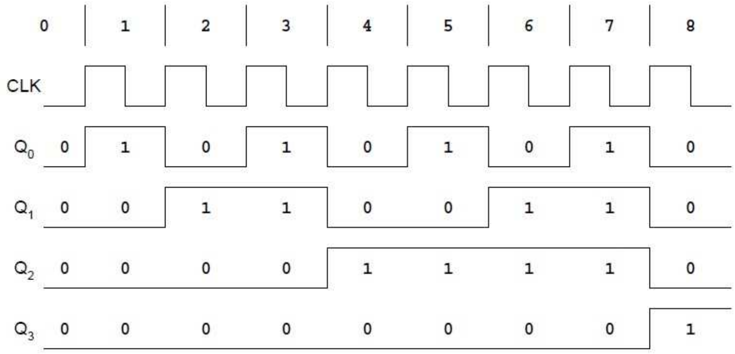
CLK	NQ2	Q2	NQ1	Q1	NQ0	Q0	Q2Q1Q0
0	1	0	1	0	1	0	000
1	1	0	1	0	0	1	001
2	1	0	0	1	1	0	010
3	1	0	0	1	0	1	011
4	0	1	1	0	1	0	100
5	0	1	1	0	0	1	101
6	0	1	0	1	1	0	110
7	0	1	0	1	0	1	111
8	1	0	1	0	1	0	000

Ex. 13:



Ex. 14: Circuito contador assíncrono com 4 flip-flops Tipo D, sensíveis à transição de subida. Trata-se de um contador assíncrono crescente de módulo 16.

Ex. 15:



Ex. 16: O circuito corresponde a um contador síncrono de 2 bits. Da análise do diagrama do circuito resulta que D0=$\overline{Q0}$ e D1=$Q0 \oplus Q1$.

Q1Q0=10→ 11 → 00 → 01 → 10

Ex. 17: Representação temporal dos sinais:

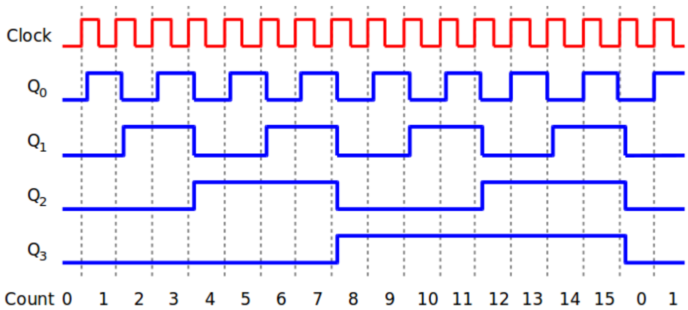


Table 12-1 Boolean Algebra Theorems

Number	Theorem	Name
1	$A + B = B + A$ $A \cdot B = B \cdot A$	commutative law
2	$(A + B) + C = A + (B + C)$ $(A \cdot B) \cdot C = A \cdot (B \cdot C)$	associative law
3	$A \cdot (B + C) = A \cdot B + A \cdot C$ $A + (B \cdot C) = (A + B) \cdot (A + C)$	distributive law
4	$A + A = A$ $A \cdot A = A$	identity law
5	$\bar{\bar{A}} = A$	negation law
6	$A + A \cdot B = A$ $A \cdot (A + B) = A$	redundancy law
7	$0 + A = A$ $1 \cdot A = A$ $1 + A = 1$ $0 \cdot A = 0$	Boolean postulates
8	$\bar{A} + A = 1$ $\bar{A} \cdot A = 0$	
9	$A + \bar{A} \cdot B = A + B$ $A \cdot (\bar{A} + B) = A \cdot B$	
10	$\overline{A + B} = \bar{A} \cdot \bar{B}$ $\overline{A \cdot B} = \bar{A} + \bar{B}$	DeMorgan's laws

TABLE 5–2 Boolean Laws and Rules for the Reduction of Combinational Logic Circuits

Laws

1. $A + B = B + A$
   $AB = BA$
2. $A + (B + C) = (A + B) + C$
   $A(BC) = (AB)C$
3. $A(B + C) = AB + AC$
   $(A + B)(C + D) = AC + AD + BC + BD$

Rules

1. $A \cdot 0 = 0$
2. $A \cdot 1 = A$
3. $A + 0 = A$
4. $A + 1 = 1$
5. $A \cdot A = A$
6. $A + A = A$
7. $A \cdot \overline{A} = 0$
8. $A + \overline{A} = 1$
9. $\overline{\overline{A}} = A$
10. (a) $A + \overline{A}B = A + B$
    (b) $\overline{A} + AB = \overline{A} + B$